ЭЛЕМЕНТЫ СИСТЕМ АВТОМАТИКИ

Тема 11

Постоянные запоминающие устройства

И.В. Музылёва 2013

Постоянные запоминающие устройства

Постоянные запоминающие устройства (ПЗУ) предназначены для постоянного, энергонезависимого хранения информации.

По способу записи ПЗУ классифицируют [1] следующим образом:

- 1) однократно программируемые маской на предприятии-изготовителе;
- 2) однократно программируемые пользователем с помощью специальных устройств, называемых программаторами **ППЗУ**;
- 3) перепрограммируемые, или ре-программируемые ПЗУ РПЗУ.

Масочные ПЗУ

Программирование **масочных ПЗУ** происходит в процессе изготовления БИС. Обычно на кристалле полупроводника вначале создаются все **запоминающие элементы** (**3Э**), а затем на заключительных технологических операциях с помощью фотошаблона слоя коммутации реализуются связи между линиями адреса, данных и собственно запоминающим элементом. Этот шаблон (маска) выполняется в соответствии с пожеланиями заказчика по картам заказа. Перечень возможных вариантов карт заказов приводится в технических условиях на ИМС **ПЗУ**. Такие **ПЗУ** изготавливаются на основе матриц диодов, биполярных или МОП-транзисторов.

Масочные ПЗУ на основе диодной матрицы

Схема такого **ПЗУ** представлена на рис. 1. Здесь горизонтальные линии – адресные, а вертикальные – это линии данных, с них в данном случае снимаются 8-разрядные двоичные числа. В данной схеме 39 – это условное пересечение линии адреса и линии данных. Выбор всей строки 39 производится при подаче логического нуля на линию адреса $\mathcal{I}A_i$ с соответствующего выхода дешифратора. В выбранный 39 записывается логический 0 при наличии диода на пересечении линии D_i и $\mathcal{I}A_i$, т.к. в этом случае замыкается цепь: +5 В, диод, земля на адресной линии. Так, в данном **ПЗУ** при подаче адреса 11_2 активный нулевой http://cifra.studentmiv.ru

сигнал появляется на адресной линии $\mathcal{I}A_3$, на ней будет уровень логического 0, на шине данных D7...D0 появится информация 01100011_2 .

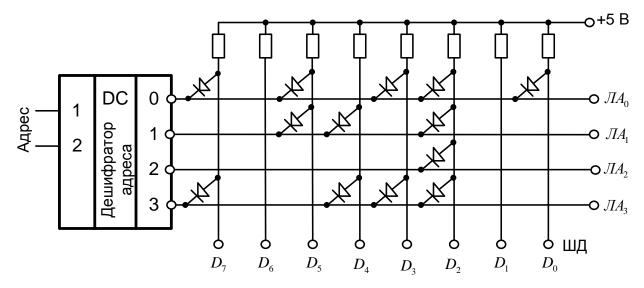


Рис. 1. Схема масочного ПЗУ на основе диодной матрицы

Масочные ПЗУ на основе матрицы МОП-транзисторов

Пример схемы данного ПЗУ представлен на рис. 2. Запись информации осуществляется подключением или неподключением МОП-транзистора в соответствующих точках БИС. При выборе определенного адреса на соответствующей адресной линии $\mathcal{I}A_i$ появляется активный сигнал логической 1, т.е. потенциал, близкий к потенциалу источника питания + 5 В. Данная логическая 1 подается на затворы всех транзисторов строки и открывает их. Если сток транзистора металлизирован, на соответствующей линии данных D_i появляется потенциал порядка 0,2 ... 0,3 В, т.е. уровень логического 0. Если же сток транзистора не металлизирован, указанная цепь не реализована, на сопротивлении R_i не будет падения напряжения, т.е. в точке D_i будет потенциал +5 В, т.е. уровень логической 1. Например, если в показанном на рис. 12.2 ПЗУ на адрес подать код 01_2 , на линии адреса $\mathcal{I}A_1$ будет активный уровень 1, а на шине данных D3... D0 будет код 0010_2 .

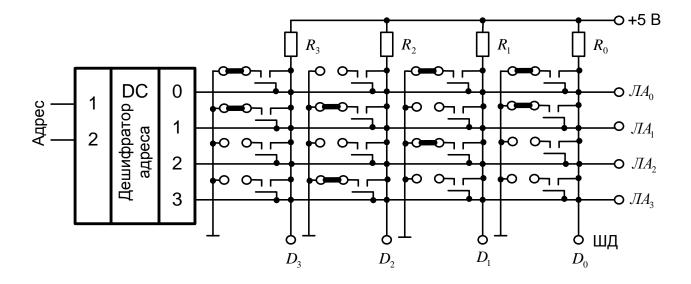


Рис. 2. Схема масочного ПЗУ на основе матрицы МОП-транзисторов

Масочные ПЗУ на основе матрицы биполярных транзисторов

Пример схемы данного **ПЗУ** представлен на рис. 3. Запись информации осуществляется также металлизацией или неметаллизацей участка между базой и адресной линией. Для выбора строки 3Э на линию адреса $\mathcal{J}A_i$ подается логическая 1. При металлизации она подается на базу транзистора, он открывается вследствие разницы потенциалов между эмиттером (земля) и базой (примерно + 5 В). При этом замыкается цепь: + 5 В; сопротивление R_i ; открытый транзистор, земля на эмиттере транзистора. В точке D_i при этом будет потенциал, соответствующий падению напряжения на открытом транзисторе — порядка 0,4 В, т.е. логический 0. Таким образом, в 3Э записан ноль. Если участок между линией адреса и базой транзистора не металлизован, указанная электрическая цепь не реализована, падения напряжения на сопротивлении R_i нет, поэтому на соответствующей линии данных D_i будет потенциал +5 В, т.е. логическая 1. При подаче, например, адреса 00_2 в приведенном на рис. 3 **ПЗУ** на ШД появится код 10_2 .

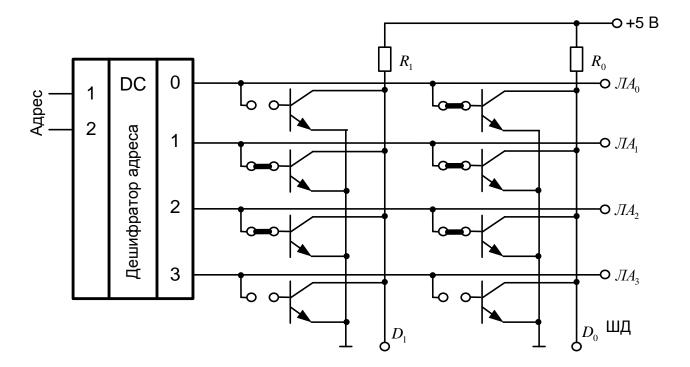


Рис. 3. Схема масочного ПЗУ на основе матрицы биполярных транзисторов

Примеры **масочных ПЗУ** приведены на рис. 4, а в таблице 1-их параметры.

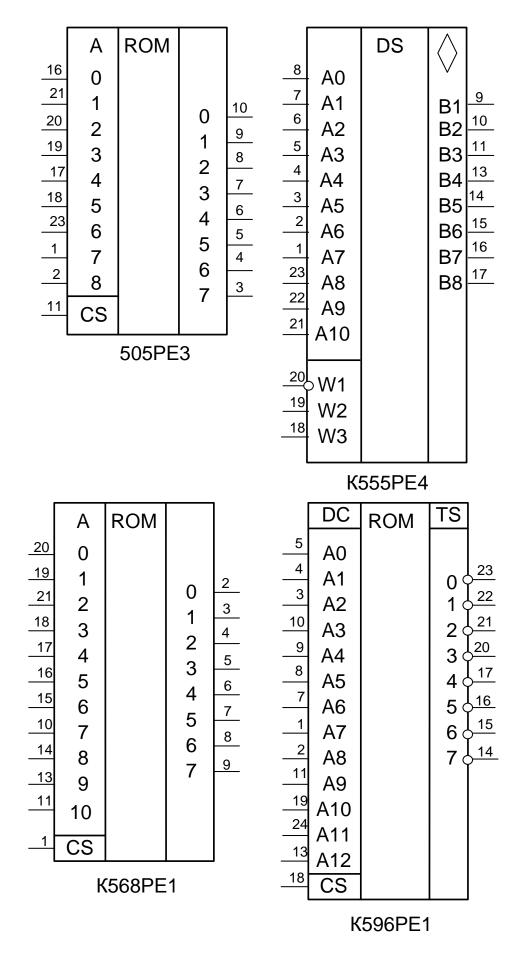


Рис. 4. Функциональные обозначения масочных ПЗУ http://cifra.studentmiv.ru

Таблица 1. Параметры масочных ПЗУ

Обозначение БИС	Технология	Информационная	Время выборки, нс
	изготовления	емкость, бит	
505PE3	рМОΠ	512×8	1500
K555PE4	ТТЛШ	2K×8	800
K568PE1	nМОП	2K×8	120
K596PE1	ТТЛ	8K×8	350

Программируемые ПЗУ

Программируемые ПЗУ (ППЗУ) представляют собой такие же диодные или транзисторные матрицы, как и масочные ПЗУ, но с иным исполнением ЗЭ. Запоминающий элемент ППЗУ приведен на рис. 5. Доступ к нему обеспечивается подачей логического 0 на линию адреса $\mathcal{I}A_i$. Запись в него производится в результате осаждения (расплавления) плавких вставок ПВ, включенных последовательно с диодами, эмиттерами биполярных транзисторов, стоками МОПтранзисторов. Плавкая вставка ПВ представляет собой небольшой участок металлизации, который разрушается (расплавляется) при программировании импульсами тока величиной 50...100 микроампер и длительностью порядка 2 миллисекунд. Если вставка сохранена, то в ЗЭ записан логический 0, поскольку реализована цепь между источником питания и землей на $\mathcal{I}A_i$ через диод (в транзисторных матрицах — через открытый транзистор). Если вставка разрушена, то указанной цепи нет и в ЗЭ записана логическая 1.

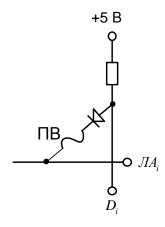


Рис. 5. Схема масочного ПЗУ на основе матрицы биполярных транзисторов http://cifra.studentmiv.ru 7

На рис. 6 приведены примеры функциональных обозначений **ППЗУ**, выполненных по различным технологиям, а в таблице 2 – их основные параметры.

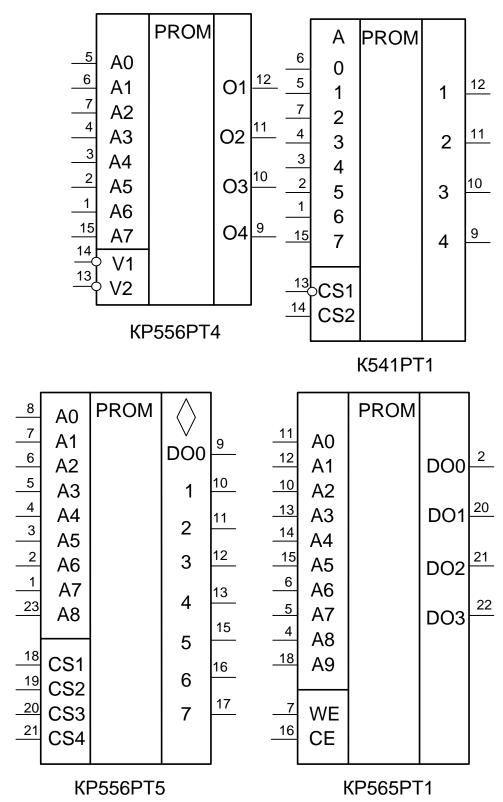


Рис. 6. Функциональные обозначения ППЗУ

Таблица 12.2. Параметры ППЗУ

Обозначение БИС	Технология	Информационная	Время выборки, нс
	изготовления	емкость, бит	
KP556PT4	ТТЛШ	256×4	70
KP556PT5	ТТЛШ	512×8	70
K541PT1	H^2 Л	256×4	80
KP565PT1	nМОП	1K×4	300

Репрограммируемые ПЗУ

Репрограммируемые ПЗУ (РПЗУ) делятся на два основные вида:

1) на основе МОП-матриц, в которых между металлическим затвором и слоем изолирующего оксида осаждается тонкий слой нитрида кремния. Отсюда и название технологии изготовления МНОП – металл – нитрид – оксид – полупроводник. Этот материал имеет свойство сохранять электрический заряд (положительный или отрицательный в зависимости от материала МОП-матрицы) после подачи на затвор транзистора программирующего импульса. Амплитуда этого импульса в несколько раз превышает напряжение источника питания ПЗУ в рабочем режиме (+ 5 В) и достигает 20...30 В. Длительность программирующего импульса составляет порядка десятков миллисекунд. При отсутствии дополнительных сигналов программирования или при отключении источника питания заряд в слое нитрида кремния будет сохраняться достаточно долго (гарантия порядка 10 лет).

Стирание информации в **РПЗУ** данного вида производится также электрическим путем. Часто допускается возможность не только общего стирания всего объема информации, но и избирательное (пословное) стирание с последующим выполнением пословной записи. Примеры РПЗУ данного типа приведены на рис. 7, а в таблице 3 – их параметры.

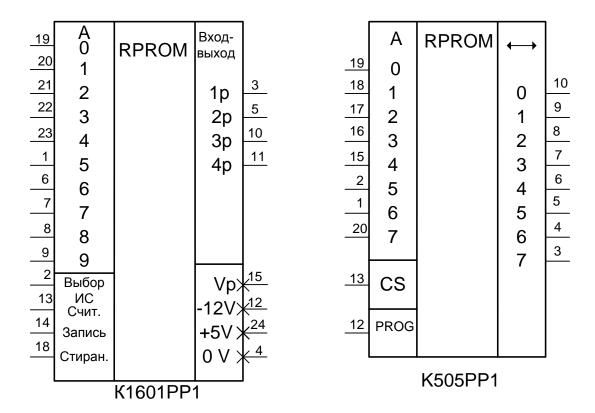


Рис. 7. Функциональные обозначения РППЗУ с электрическим стиранием информации

Таблица 3. Параметры РПЗУ на основе МОП-матриц

Обозначение БИС	Технология	Информационная	Время выборки, нс
	изготовления	емкость, бит	
K1601PP1	МНОП	1K×4	1,5
K505PP1	ТТЛШ	256×8	0,85

2) **РПЗУ** со стиранием информации ультрафиолетовым (УФ) облучением кристалла. Облучение производится в течение 10...20 минут через прозрачную кварцевую крышку на БИС **РПЗУ**. Примеры **РПЗУ** данного типа приведены на рис. 8, а в таблице 4 – их параметры.

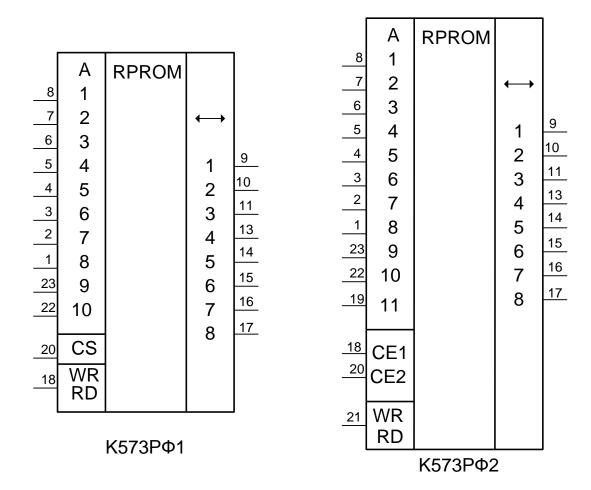


Рис. 8. Функциональные обозначения РППЗУ с ультрафиолетовым стиранием информации Таблица 4. Параметры РПЗУ с УФ-стиранием информации

Обозначение БИС	Технология	Информационная	Время выборки, нс
	изготовления	емкость, бит	
К573РФ1	ЛИЗНОП	1K×8	0,45
К573РФ2	ЛИЗНОП	2K×8	0,9